



Predmet: Arhitektura računara
Profesor: redovni profesor dr Dušan Regodić, dipl. inž.

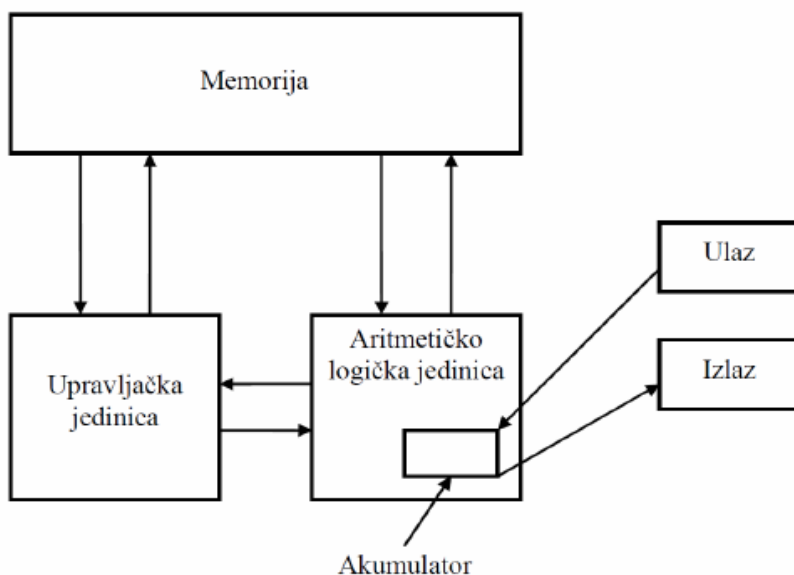
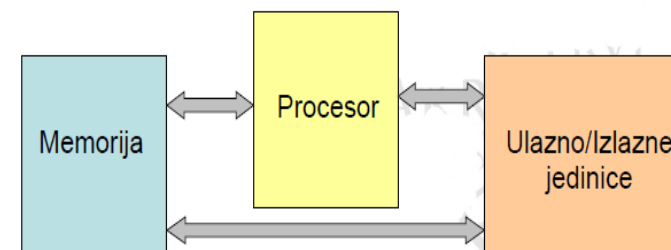
Komponente računara

1. MEMORIJA
2. PROCESOR
3. ULAZNO-IZLAZNI UREĐAJI
4. MAGISTRALA

Uvod

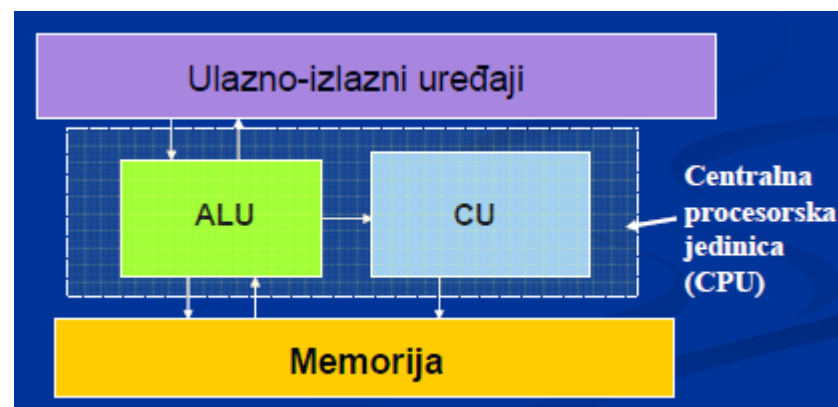
- računar → elektronski uređaj za obradu podataka
- obrada podataka → izvršavanje programa
- program → uređeni niz instrukcija (komandi, naredbi)
- instrukcija → izvršava se nad podacima (operandima)

Komponente



Originalna von Neumann-ova mašina

- ❑ memorija → smeštaj binarnog sadržaja
- ❑ procesor → izvršavanje programa
- ❑ ulazno-izlazne jedinice → unos i prikaz sadržaja
- ❑ magistrala → povezivanje ostalih komponenata

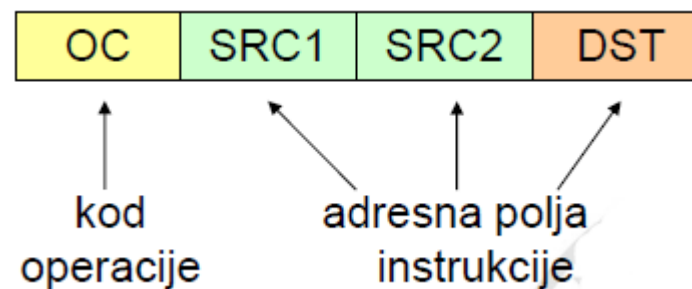


Memorija

Skladišti binarne reči koje predstavljaju:

- instrukcije
- operande

Struktura instrukcije



| | |
|-------------|---|
| OC: | specificira operaciju |
| SRC1, SRC2: | adrese memorijskih lokacija (mem.lok.) u kojima se nalaze operandi (izvorišni operandi) |
| DST: | adresa mem.lok. u koju treba smestiti rezultat (odredišni operand) |

Struktura operanda

- zavisi od načina interpretacije

Operand (n -bitova):



Moguće interpretacije:

- neoznačeni broj iz opsega $(0, 2^n-1)$
- označeni broj iz opsega $(-2^{n-1}, 2^{n-1}-1)$
- pokretni zarez
- alfanumerički znak

Procesor (1)

Centralna komponenta:

aritmetičko-logička jedinica – ALU (*Arithmetic-Logic Unit*)

- izvršava instrukcije programa

Registarske komponente:

programski brojač – PC (*Program Counter*)

- sadrži adresu naredne instrukcije, inkrementirajući brojački registar

adresni registar memorije – MAR (*Memory Address Register*)

- sadrži adresu mem. lok. kojoj treba pristupiti (upis/čitanje), vodi se na adresne linije memorije

Procesor (2)

Registarske komponente (nastavak):

prihvatni registar podatka – MDR (*Memory Data Register*)

- sadrži podatak pročitani iz mem.lok. sa izlaznih linija podataka memorije ili podatak za upis koji se vodi na ulazne linije podataka memorije

prihvatni registar instrukcije – IR (*Instruction Register*)

- sadrži instrukciju, tj. sadržaj MDR koji je pročitani iz mem.lok. čija je adresa u PC

prihvatni registri izvorišnih operanada (A, B)

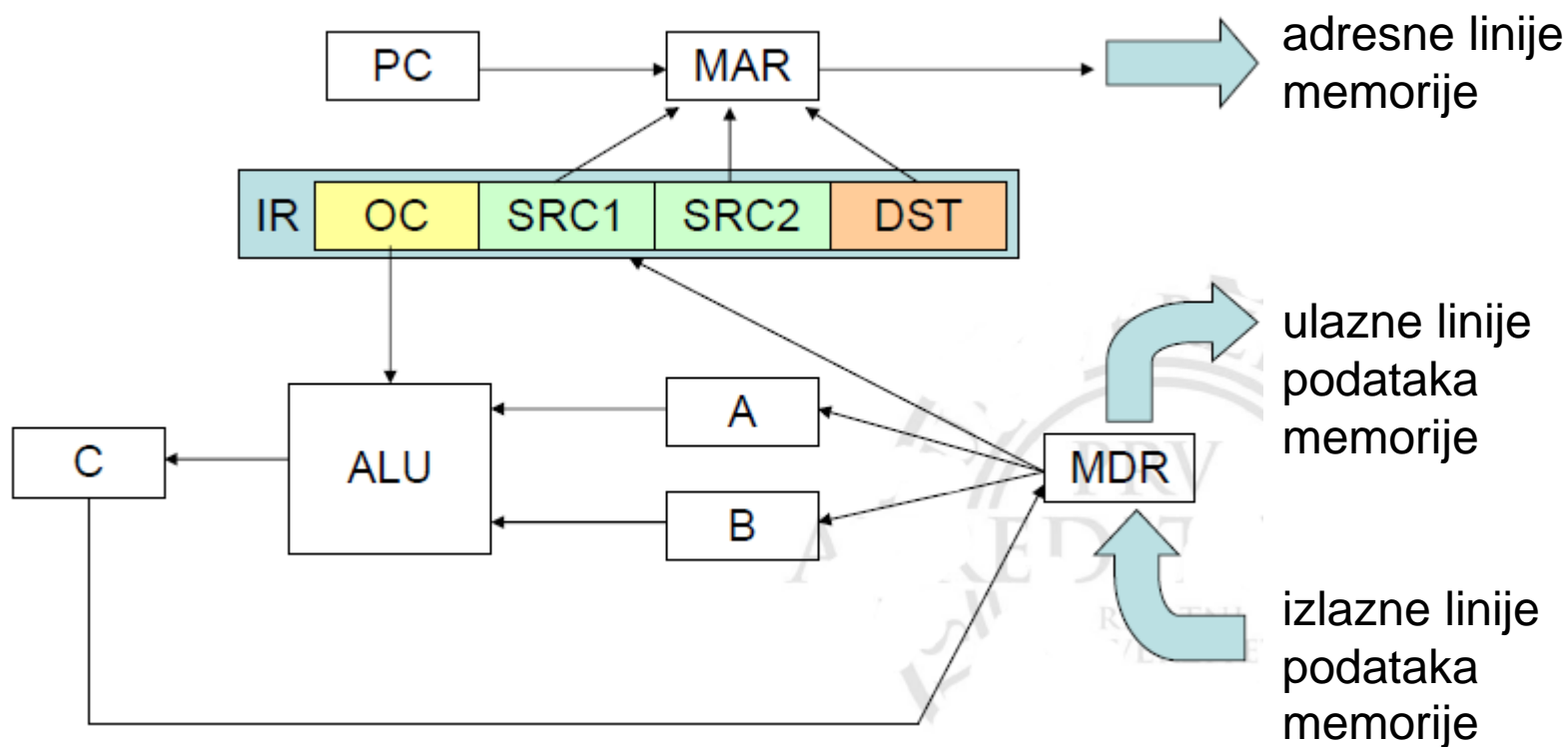
- vezani na ulazne linije podataka ALU

prihvatni registar rezultata (C)

- vezan na izlaz ALU, sadržaj ovog registra se vodi u MDR

Struktura procesora

OC – polje koda operacije (operation code),
SRC1 i SRC2 – polje dva izvršna (source) operanda
DST – polje odredišnog (destination) operanda.



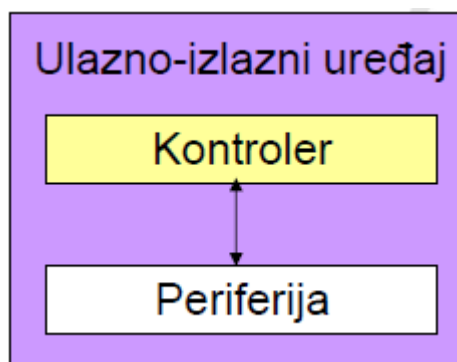
Interpretacija

- sadržaj PC se upisuje u MAR, pročitana instrukcija iz memorije dolazi u MDR i prosleđuje se u IR
- polja SRC1 i SRC2 se vode u MAR (adrese izvorišnih operanada)
- pročitani izvorišni operandi se iz MDR smeštaju u registre A (prvi operand) i B (drugi operand)
- polje OC se prosleđuje na upravljačke linije ALU i ona izvršava instrukciju
- rezultat izvršenja je u registru C i vodi se u MDR
- DST se vodi u MAR
- sadržaj MDR se upisuje u mem.lok. čija je adresa u MAR

Ulazno-izlazni uređaji

- služe za unos binarnih reči u memoriju, kao i za prikaz rezultata korisniku
- omogućavaju korisniku da definiše ulazno/izlazne podatke u obliku koji je njemu pogodan

Struktura U/I uređaja



Periferija

- realizuje se kao standardni uređaj (štampač, tastatura,...)
- ima:
 - linije za prenos podataka u obliku specifičnom za datu periferiju
 - upravljačke linije
 - statusne linije
- ima definisan **protokol** (specifičan za datu periferiju) kako se podaci prenose do/od periferije
- može biti:
 - ulazna (podaci sa periferije se prosleđuju u memoriju ili procesor)
 - izlazna (podaci iz memorije ili procesora se prosleđuju u periferiju)

Kontroler (1)

- za svaku periferiju računara se definiše poseban kontroler

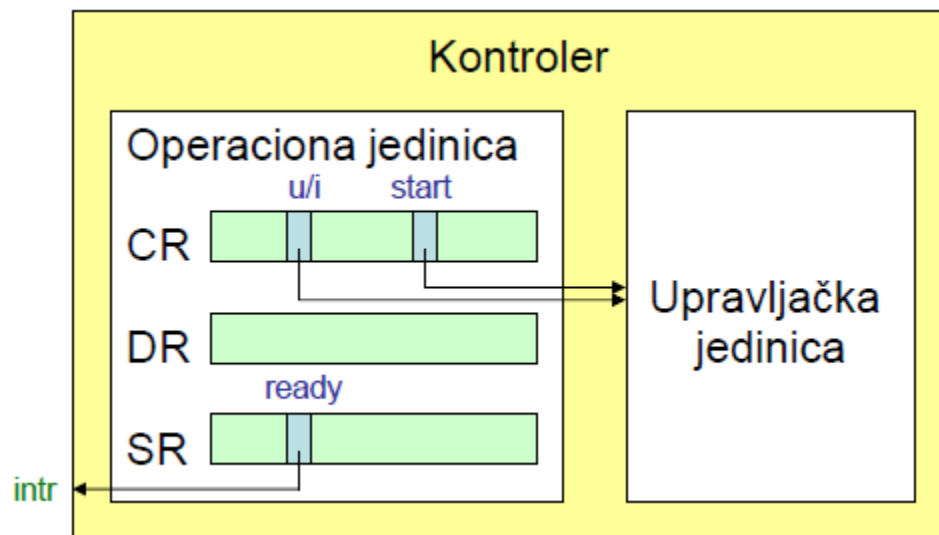
- uloga kontrolera:
 - da putem magistrale fizički poveže periferiju sa memorijom i procesorom
 - da omogući programsku kontrolu prenosa podataka od/do periferije

Kontroler (2)

Programska kontrola omogućava da se:

- izvršavanjem programa startuje ili zaustavlja rad kontrolera
- dobije informacija o tome da li je podatak prenet iz ulazne periferije u kontroler
- dobije informacija o tome da li je podatak prenet iz kontrolera u izlaznu periferiju
- izvrši prenos podatka iz kontrolera ulazne periferije u memoriju ili procesor
- izvrši prenos podatka iz memorije ili procesora u kontroler izlazne periferije

Struktura kontrolera



Registri kontrolera:

- ❑ upravljački registar – CR (*Control Register*)
- ❑ registar podataka – DR (*Data Register*)
- ❑ statusni registar – SR (*Status Register*)

Registrima kontrolera se pristupa izvršavanjem instrukcija procesora.

Uloge registara (1)

CR

- ima flag *start* pomoću koga može da
 - aktivira upravljačku jedinicu da prenosi podatke iz ulazne periferije u kontroler ili iz kontrolera u izlaznu periferiju (*u/i* flag)
 - zaustavi upravljačku jedinicu

DR

- prihvata podatak koji upravljačka jedinica uzima iz ulazne periferije
- sadrži podatak koji upravljačka jedinica treba da prenese u izlaznu periferiju

Uloge registara (2)

□ SR

- ima flag *ready* koji
- indicira da se u DR nalazi podatak prenet iz ulazne periferije, pa treba generisati signal prekida *intr* koji kontroler šalje procesoru; signal treba da izazove prekid tekućeg programa i prelazak na izvršavanje prekidne rutine u okviru koje se sadržaj iz DR prenosi u odgovarajuću lokaciju u memoriji ili u procesor; nakon toga se nastavlja sa izvršavanjem tekućeg programa
- indicira da je podatak iz DR prenet u izlaznu periferiju, pa treba generisati signal prekida *intr* koji kontroler šalje procesoru; signal treba da izazove prekid tekućeg programa i prelazak na izvršavanje prekidne rutine u okviru koje se sadržaj iz odgovarajuće memorijske lokacije ili procesora prenosi u DR; nakon toga se nastavlja sa izvršavanjem tekućeg programa

Magistrala (1)

- uređen skup linija kojima se povezuju komponente računara (procesor, memorija, U/I uređaji)
- ciklus na magistrali je ceo tok prenosa sadržaja između dve komponente
- master* (gazda) – komponenta koja započinje ciklus
- slave* (sluga) – komponenta sa kojom se realizuje ciklus
- master* – procesor, *slave* – memorija, U/I uređaj

Magistrala (2)

Adresne linije – ABUS

- *master* šalje adresu mem.lok. ili registra U/I uređaja

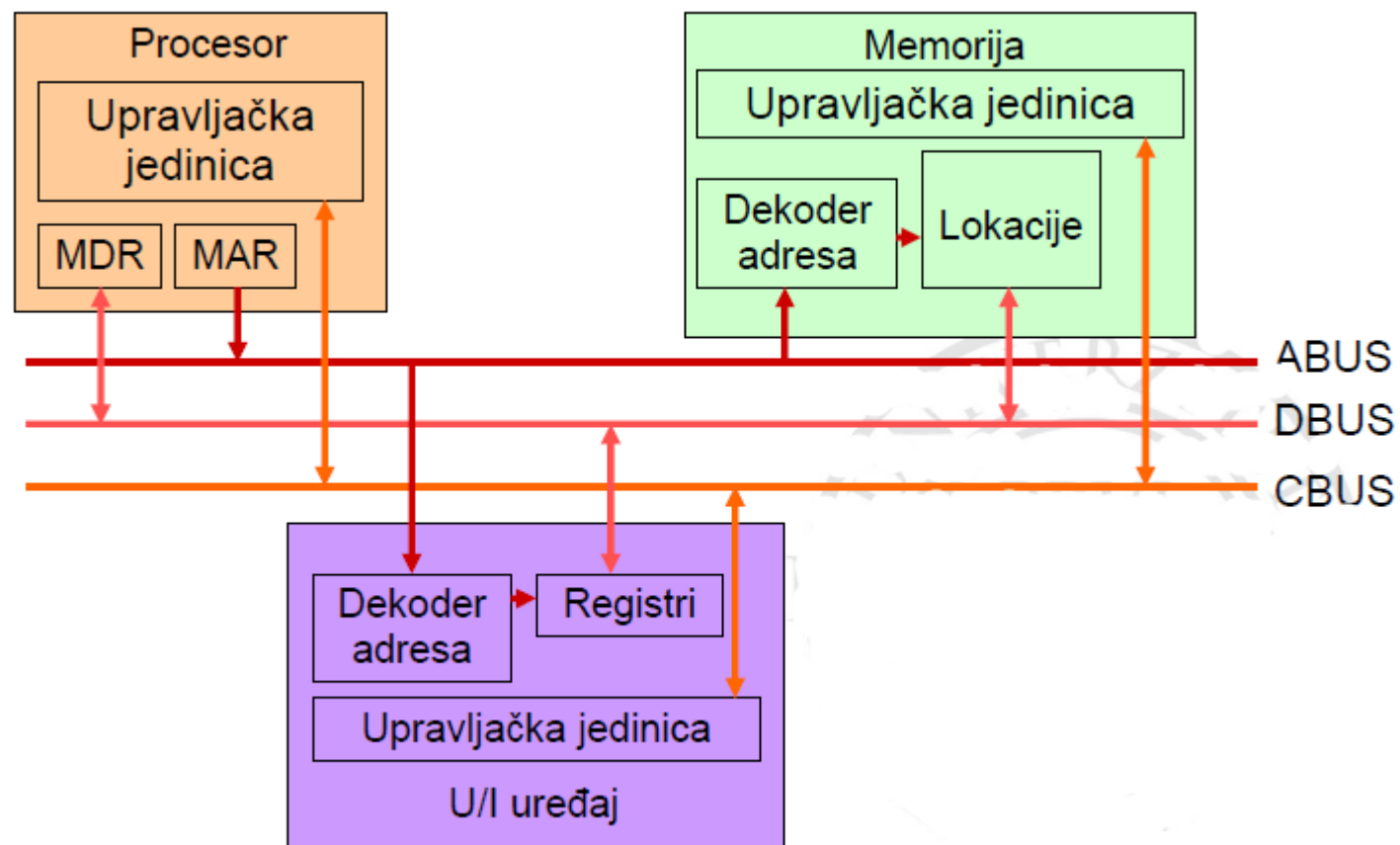
Linije podataka – DBUS

- *master* šalje sadržaj koji treba upisati u mem.lok. ili registar U/I uređaja čija je adresa na ABUS
- *slave* šalje pročitani sadržaj iz mem.lok. ili registra U/I uređaja čija je adresa na ABUS

Upravljačke linije - CBUS

- *master* šalje signale kojima određuje da li treba upisati ili pročitati sadržaj
- ponekad,

Magistrala (3)



**HVALA VAM NA
PAŽNJI**

